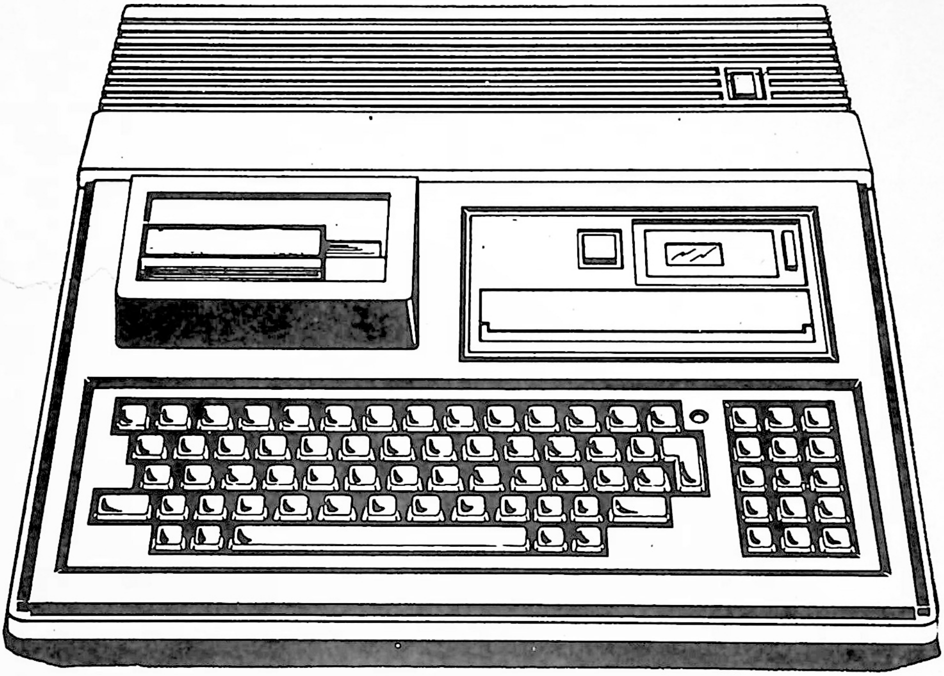
Notities bij de servicelezing

PHILIPS NEDERLAND - EINDHOVEN
TECHNISCHE SERVICE

De Philips P2000T thuiscomputer.



HARDWARE ASPECTEN EN
REPARATIEMOGELIJKHEDEN

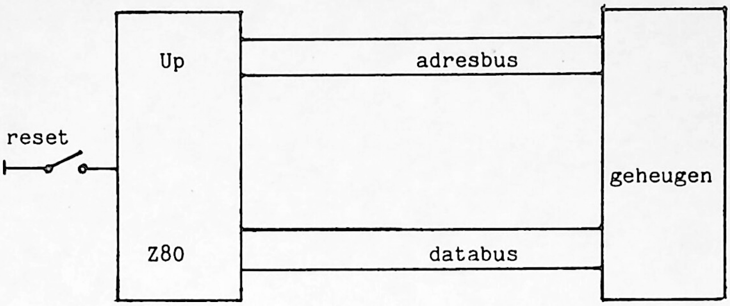
februari 1984 A.Cysouw en W.Tak

PHILIPS

Microprocessor algemeen

Het hart van een microcomputer wordt gevormd door een zgn. micoprocessor; in de P2000 T is dit een Z80. Deze processor heeft een 8 bits databus en een 16 bits adresbus.

De algemene werking van de processor kan als volgt verklaard worden:



Wordt de processor gereset, dan bevat de adresbus het adres Ø (nul). Het geheugen krijgt dit via de adresbus binnen en "antwoordt" door op de databus de informatie te zetten, welke zich in geheugenlocatie Ø bevindt.
De processor leest deze informatie van de databus en zal, afhankelijk van de inhoud van de informatie, een bepaalde actie plegen. (De informatie is een instruktie voor de processor).
Heeft de processor de actie voltooid, dan verhoogt hij de adresteller met één, de adresbus adresseert nu dus locatie 1 van het geheugen, de processor leest nu de informatie van adres 1, voert deze uit, verhoogt de adresteller weer etc.

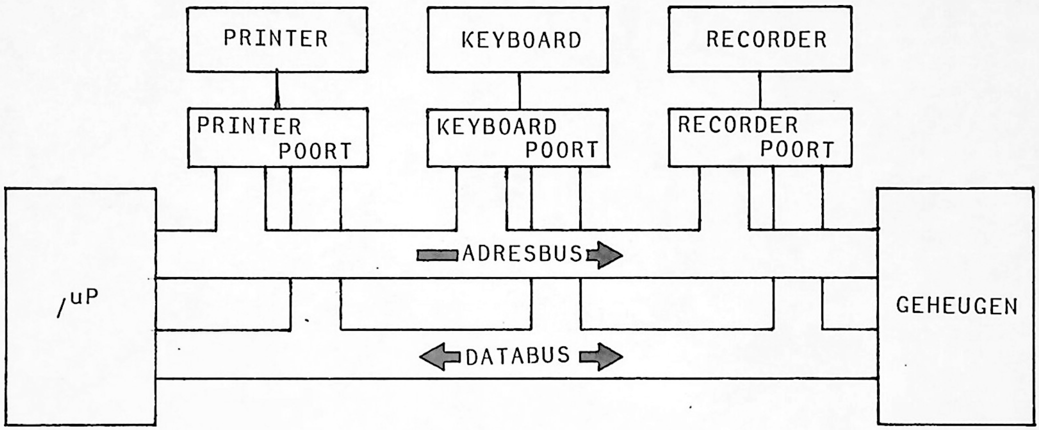
Wordt deze cyclus niet onderbroken, dan worden op deze wijze alle $2^{16} = 65536$ plaatsen van het geheugen opgeroepen.
De snelheid, waarmee e.e.a. zich afspeelt is afhankelijk van de clockfrequentie van de processor (2,5 Mhz bij de P2000 T) en van de gecompliceerdheid van de opgehaalde instructie. (De processor heeft met bepaalde instructies meer moeite dan met anderen).

De vorm van de instructies, zoals die over de databus gaan, is een 8 bit brede configuratie van enen en nullen. Deze wordt veelal hexadecimaal genoteerd en zo´n 8 bits woord noemt men een byte. Het geheugen is dan ook opgebouwd uit locaties, die precies één zo`n byte kunnen bevatten.

Welke actie de processor moet plegen, na het lezen van een bepaalde instructie, ligt in de structuur van de processor zelf. Elk type processor heeft zijn eigen scala opdrachten, de z.g. instructieset. Het geheugen bevat dan ook altijd een serie instructies, een programma, wat geschreven is in deze voor de processor specifieke opdrachten, de machinetaal.

Beschouwen we fig. 1 nogmaals dan is dit een circuit, wat ongetwijfeld zal werken, maar waar de "buitenwereld" niets van ziet. We willen de mogelijkheid hebben om b.v. iets op een scherm zichtbaar te maken of het geheugen d.m.v. een toetsenbord te wijzigen.

Hiertoe breiden we het schema uit met z.g. input en outputpoorten.



De werking van zo´n poort is in principe gelijk aan een geheugenlocatie. (memory mapped I/O). De processor zet een adres op de bus, de interface "herkent" dat als het zijne en verwerkt de informatie die op de databus staat.
Merk op dat bij b.v. de recorderpoort zowel informatie naar de recorder toe geschreven als van de recorder af gelezen kan worden. (bidirectioneel)

Bevat het geheugen nu het juiste programma (de software) dan is in bovenstaande tekening een complete computer beschreven.

Willen we echter een wijziging in de software aanbrengen dan zullen we op bepaalde locaties in het geheugen bepaalde Z80 instructies moeten gaan wijzigen; dit vereist diepgaande kennis van zowel de processor als van het computersysteem.

Om dit probleem op te lossen is men gebruik gaan maken van (hogere) programmeertalen en vertalers. Het principe is simpel: Men voert, b.v. via het toetsenbord, een opdracht in in "klare taal" en via een vertaler (interpreter) wordt deze opdracht vertaald naar voor de processor begrijpelijke instructies en in het geheugen opgeslagen. Zo´n vertaler maakt veelal gewoon deel uit van het geheugen en wordt dan ook via de processor bestuurd.
Het geheugen bestaat deels uit door de fabrikant reeds ingebouwde software (b.v. de besturing van de diverse poorten) en deels uit vrije ruimte, die door de gebruiker is te benutten.
Het vaste deel zit in (E)PROM, de vrije ruimte is RAM. De interpreter nu is deel van het vaste geheugen, maar zal de vertaalde opdrachten opslaan in RAM*. Op deze wijze is gerealiseerd, dat men zonder kennis van de machinetaal van de processor, toch in staat is programma´s te schrijven.

* De vertaalde opdrachten staan niet meteen als instructies voor de Z80 in het algemeen geheugen, maar in een interpreter code, welke na uitvoering van het programma resulteren in de uitvoering van deelprogramma´s binnen het interpreter programma zelf.
Bij het gebruik van een vertaalprogramma, wat werkt op basis van een z.g. compiler, worden de ingegeven opdrachten wel direkt als instructies voor de microprocessor in het geheugen gezet.

Beschouwen we nu hoe één en ander gerealiseerd is in de P2000 T, dan moeten we het volgende onder ogen houden: De processor is in staat 2^{16} geheugenlocaties te adresseren, men noemt dit veelal 64K (1K=1024 locaties). Zoals boven beschreven zijn delen daarvan gereserveerd voor besturingsfuncties en interpreter. Dit leidt tot de volgende geheugenindeling:

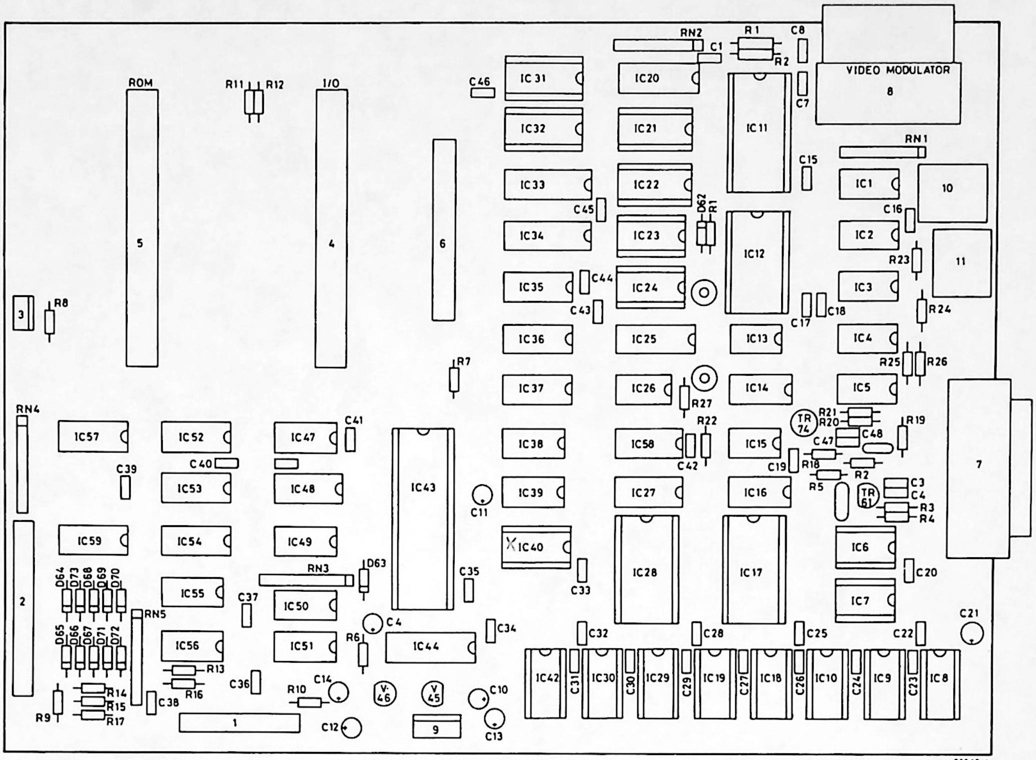
Adres 0000-0FFF	(4K)-	Monitorprogramma, vaste besturingsroutines
1000-4FFF	(16K)-	Interpreter
5000-5FFF	(4K)-	Video ram
6000-9FFF	(16K)-	Gebruikers RAM standaard
A000-DFFF	(16K)-	Gebruikers RAM optioneel
E000-FFFF	(8K)-	Niet in gebruik bij P2000 T

Voorts zijn de volgende input/outputpoorten benut:

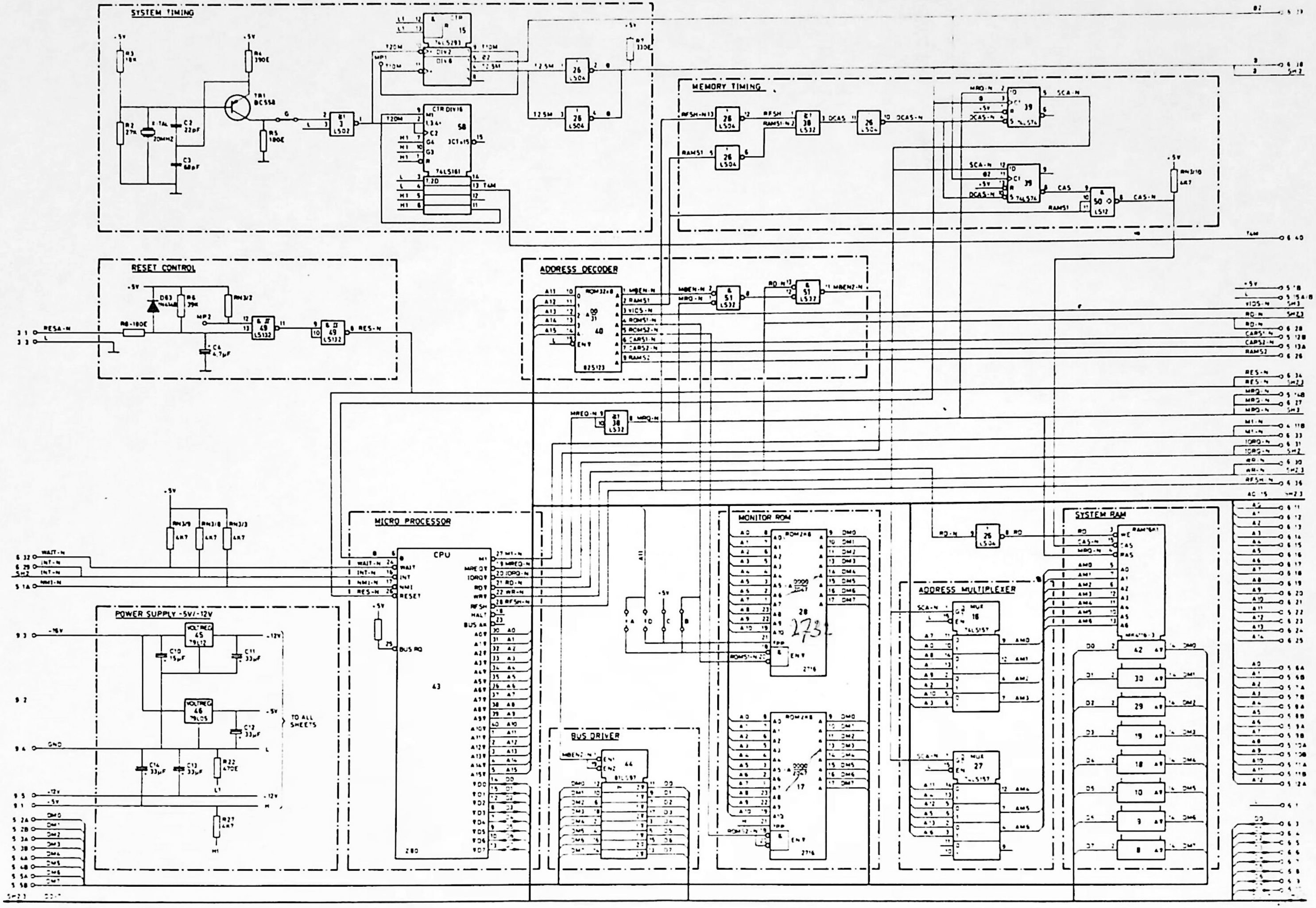
Poort 00 - 09	-	Toetsenbord
10 - 1F	-	Output naar recorder en printer
20 - 2F	-	Input van recorder en printer
30 - 3F	-	Scroll register video
50 - 5F	-	Beeper

Met deze kennis en het gebruik van enkele opdrachten in de programmeertaal BASIC is het mogelijk om bepaalde delen van de computer te testen.

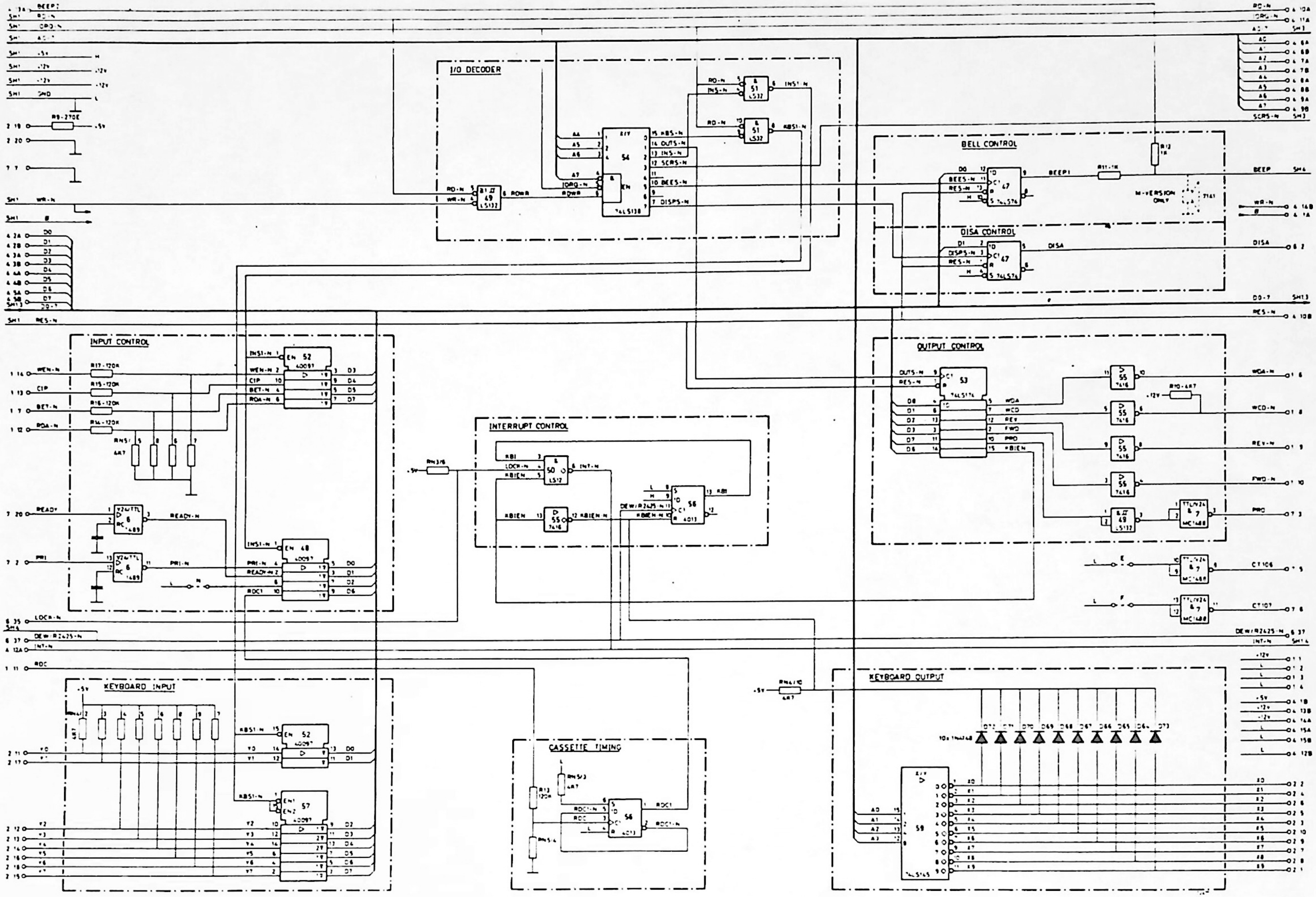
Via OUT instructies kan men informatie naar een poort schrijven, via INP kan een poort gelezen worden. De instructies POKE en PEEK geven de mogelijkheid aan om 1 bepaalde locatie in het geheugen te beschrijven resp. uit te lezen.



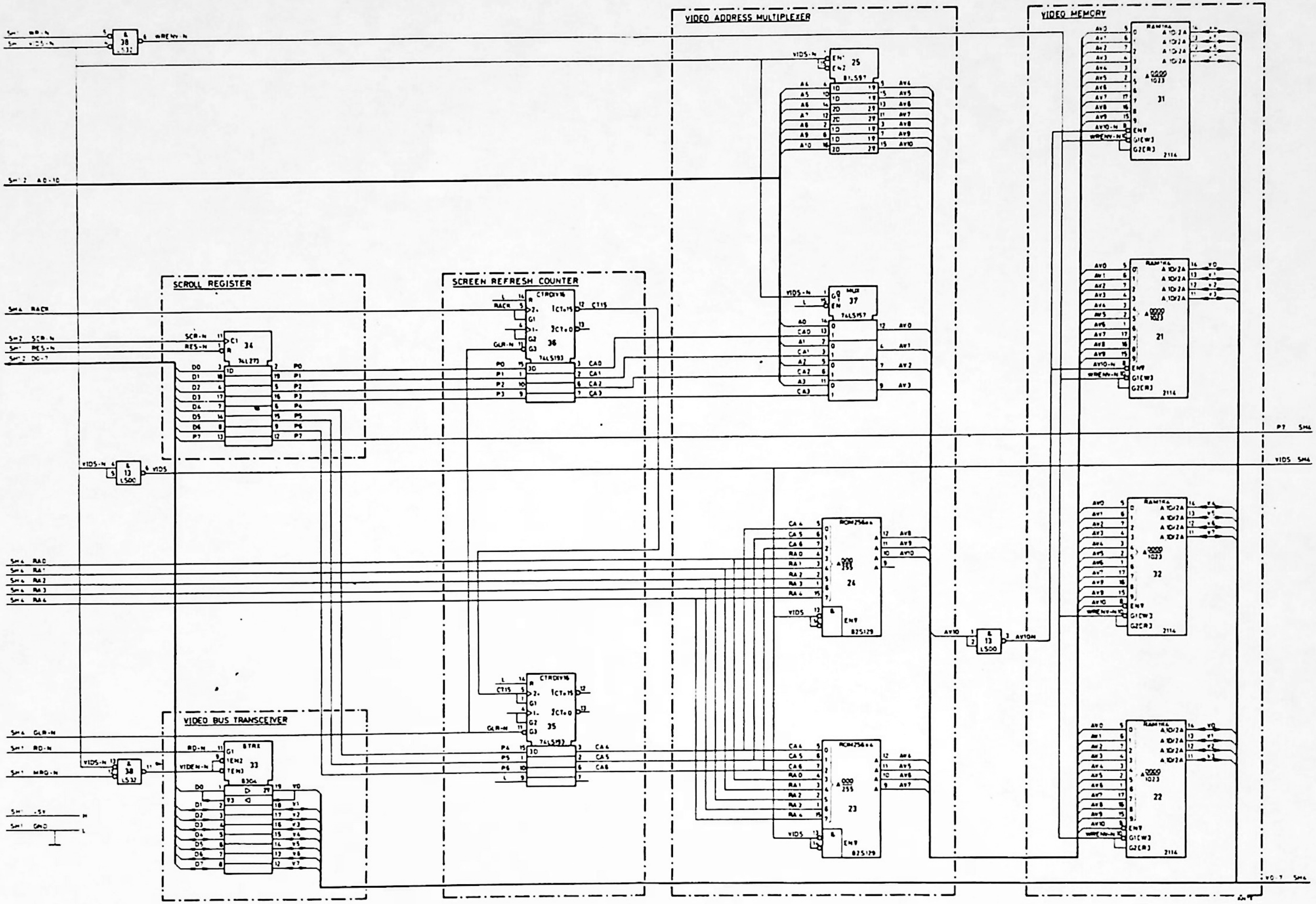
component layout CPU-board



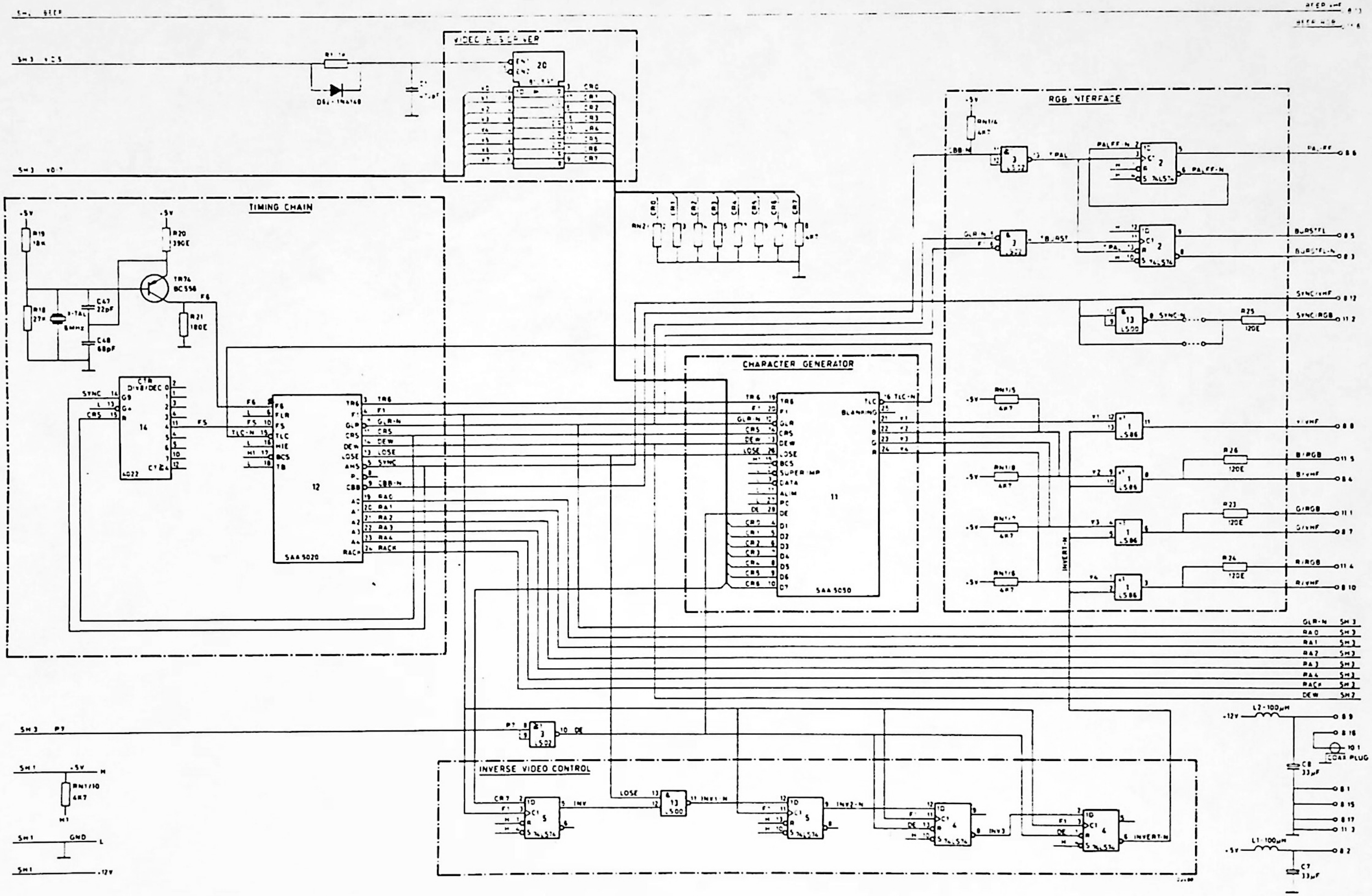
CPU-board deel 1



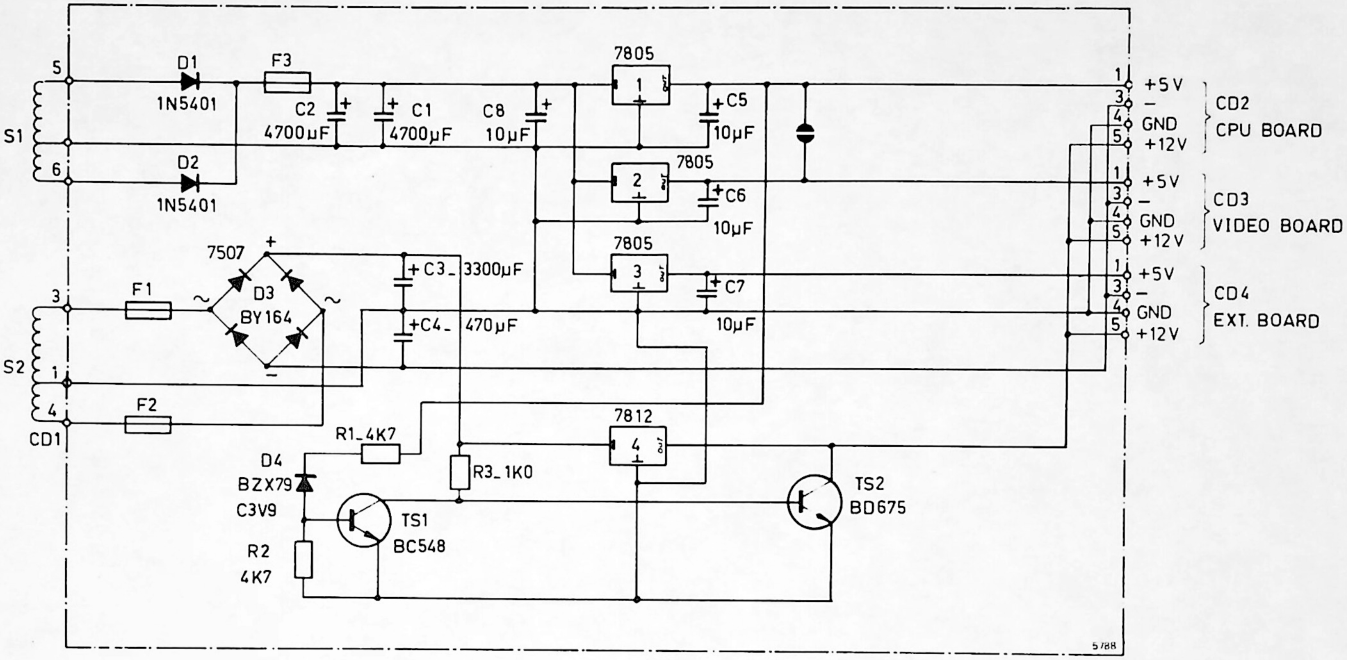
CPU-board deel 2



CPU-board deel 3

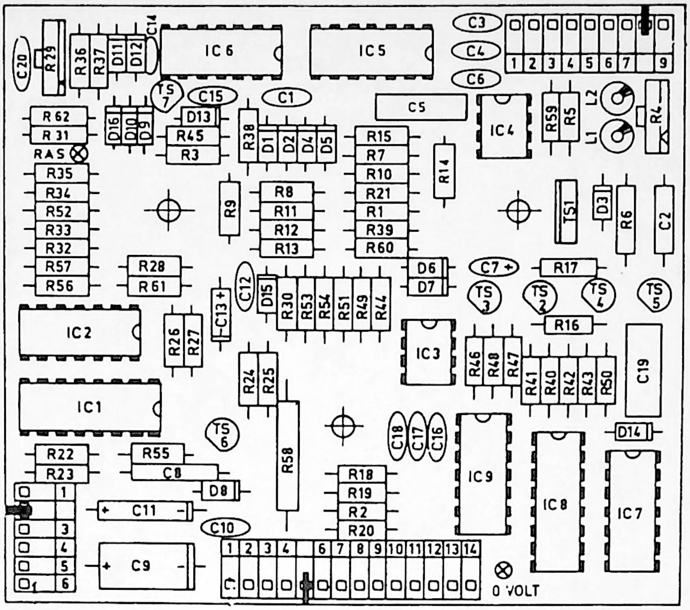


CPU-board deel 4

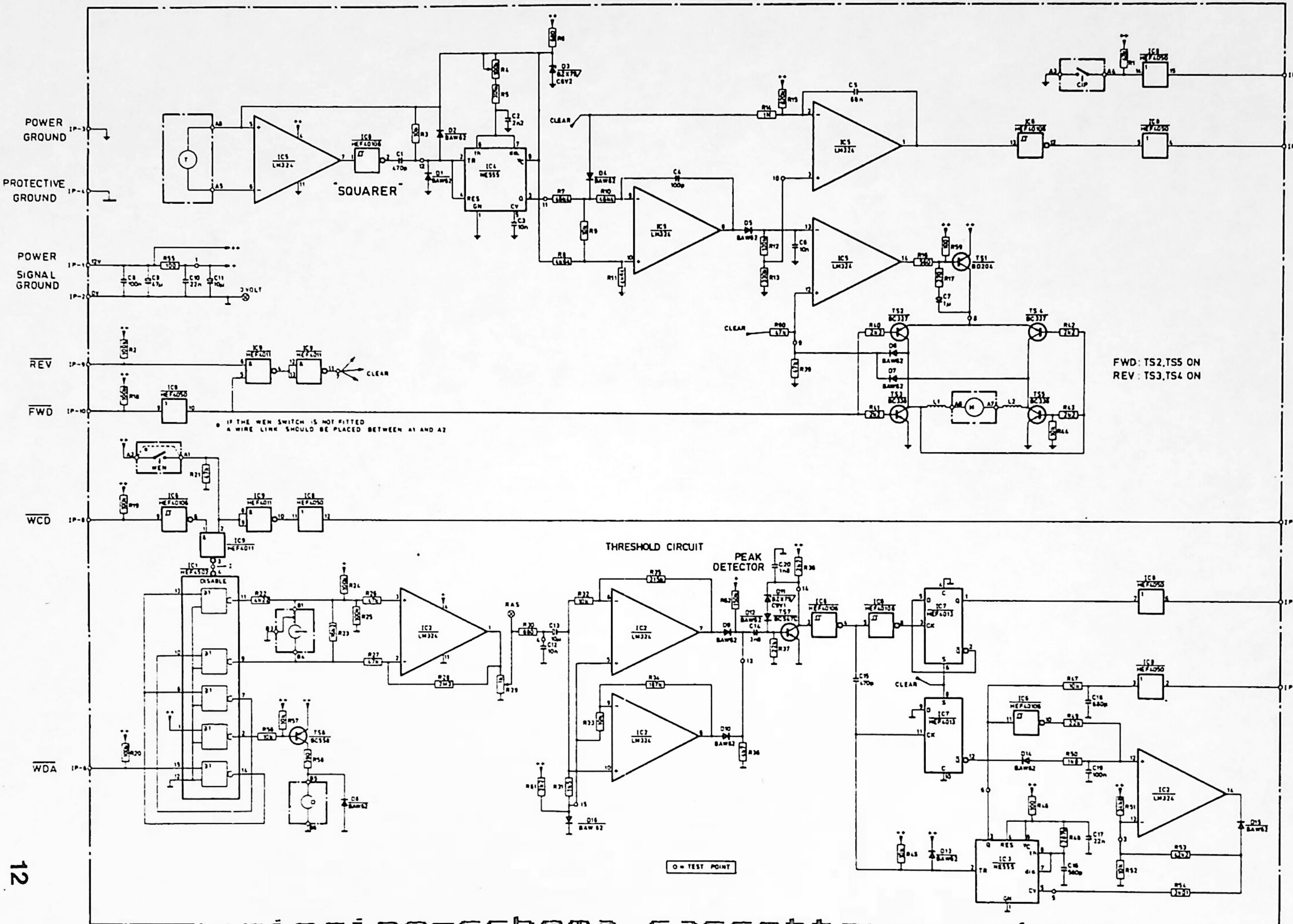


7805
D1
1N5401
F3
C2
4700µF
C1
4700µF
C8
10µF
C5
10µF
S1
D2
1N5401
7805
C6
10µF
7507
D3
BY164
C3_ 3300µF
C4_ 470µF
7805
C7
10µF
S2
F1
F2
CD1
7812
R1_4K7
D4
BZX79
C3V9
R3_1K0
TS1
BC548
R2
4K7
TS2
BD675
+5V
GND
+12V
CD2
CPU BOARD
+5V
GND
+12V
CD3
VIDEO BOARD
+5V
GND
+12V
CD4
EXT. BOARD
5788

Voeding



component layout
cassetterecorder sturing



principe-schema cassetterecorder

ERE 6432

b_7 b_6 b_5		0 0 0	0 0 1	0 1 0		0 1 1		1 0 0	1 0 1	1 1 0		1 1 1	
Bits b_4 b_3 b_2 b_1	Row \ Col	0	1	2	2a	3	3a	4	5	6	6a	7	7a
0 0 0 0	0	NUL*	DLE*			0		@	P	–		p	
0 0 0 1	1	Alpha^n Red	Graphics Red	!		1		A	Q	a		q	
0 0 1 0	2	Alpha^n Green	Graphics Green	"		2		B	R	b		r	
0 0 1 1	3	Alpha^n Yellow	Graphics Yellow	£		3		C	S	c		s	
0 1 0 0	4	Alpha^n Blue	Graphics Blue	$		4		D	T	d		t	
0 1 0 1	5	Alpha^n Magenta	Graphics Magenta	%		5		E	U	e		u	
0 1 1 0	6	Alpha^n Cyan	Graphics Cyan	&		6		F	V	f		v	
0 1 1 1	7	** Alpha^n White	Graphics White	'		7		G	W	g		w	
1 0 0 0	8	Flash	Conceal Display	(		8		H	X	h		x	
1 0 0 1	9	** Steady	** Contiguous Graphics	)		9		I	Y	i		y	
1 0 1 0	10	** End Box	Separated Graphics	*		:		J	Z	j		z	
1 0 1 1	11	Start Box	ESC*	+		;		K	←	k		¼	
1 1 0 0	12	** Normal Height	** Black Background	,		<		L	½	l		‖	
1 1 0 1	13	Double Height	New Background	-		=		M	→	m		¾	
1 1 1 0	14	SO*	Hold Graphics	.		>		N	↑	n		÷	
1 1 1 1	15	SI*	** Release Graphics	/		?		O	#	o		■	

Control characters shown in columns 0 and 1 are normally displayed as spaces.

- * These control characters are reserved for compatability with other data codes.
- ** These control characters are presumed before each row begins.

Codes may be referred to by their column and row e.g. 2/5 refers to %

□ Character rectangle

Black represents display colour.

White represents background.

Storingzoeken P2000 T

We kunnen de P2000 T opdelen in een aantal segmenten en deze testen m.b.v. van speciale software.
Deze software zit in een testmodule, welke in het eerste slot van de P2000 geplaatst kan worden.

De volgende tests zijn beschikbaar:

1. RAM.

Het RAM (gebruikers) geheugen van de P2000 is opgebouwd rond de memory chip 4116. Deze chip heeft 16384 locaties van 1 bit. Om de 8 bits te kunnen verwerken worden dan ook 8 chips ingezet, die parallel gebruikt worden.
Adresseren van de chip gebeurt in 2 slagen (multiplexed), gestuurd door Row (RAS) en Column (CAS) signalen. De test nu vult alle locaties, via een bepaalde formule, en leest vervolgens de informatie terug.
Indien fouten optreden worden deze op het beeldscherm getoond.

2. V24.

Op de achterzijde van de P2000 T bevindt zich een 25 polige connector met als aansluiting:

2 - serieële data in
3 - serieële data uit
5,6 - + 10V
7 - gnd
20 - input data terminal ready (DTR)

De connector wordt gebruikt voor aansluiting van modem en printer, de afhandeling van signalen wordt via de in- en outputpoorten 10 en 20 door de software bestuurd. Het goed functioneren van de in- en uitgangen kan met deze test gecontroleerd worden.

3. Keyboard.

Bij normaal gebruik van de P2000 T wordt via een softwaresubroutine en geïnitieerd door de videopuls DEW elke 20 msec een toetsenbord scan uitgevoerd. Door sturing van de poorten 00 t/m 09 wordt gekeken of er een toets is ingedrukt en zo ja, welke.
De test wil alle toetsen één voor één ingedrukt zien worden en toont via het scherm het resultaat terug.

4. Video.

Het videodeel is een zelfstandig lopend deel van de P2000 T. Enerzijds zorgt de processor ervoor dat er informatie, bestemd voor het scherm, wordt geschreven in de videoRAM, anderzijds leest het videodeel de RAM uit en zet de informatie op het scherm. Het videodeel heeft daartoe een eigen klokfrequentie en is opgebouwd rond de IC´s SAA 5020 en SAA 5050, welke ook toegepast worden in TV-ontvangers met teletekst.
De test geeft op het scherm alle gebruikte symbolen en kleuren weer, op een breedte van 80 karakters.

5. Tape drive.

De MDCR (mini digitale cassette recorder) is een unit, waarop de informatie vanuit de P2000 T digitaal (frequentie modulatie) wordt opgeslagen. Ook de signalen ter sturing van de motor worden door de processor gegenereerd en via een poort doorgegeven.
Via de test worden alle functies van de recorder beproefd.